



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 11202298 A

(43) Date of publication of application: 30.07.99

(51) Int. Cl

G02F 1/133

(21) Application number: 10006977

(71) Applicant: MINOLTA CO LTD

(22) Date of filing: 16.01.98

(72) Inventor: YAMAKAWA EIJI
KOBAYASHI NOBUYUKI
IWAMATSU MASAKO

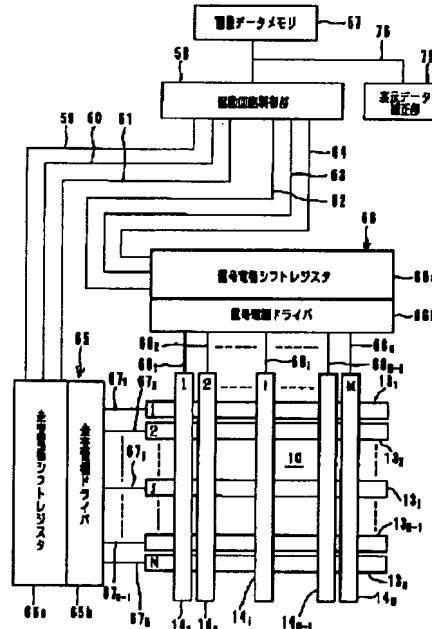
**(54) RIVING METHOD FOR LIQUID CRYSTAL
DISPLAY ELEMENT**

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a driving method for liquid crystal display element which can display in uniform density by excluding the influence of crosstalk.

SOLUTION: A display state is switched by impressing pulse voltages through scanning electrodes 13₁-13N and signal electrodes 14₁-14M arranged in the shape of a matrix on liquid crystal having memory property. The lowering amount of density caused by the crosstalk of a voltage impressed continuously to the impression of a voltage corresponding to the prescribed density to each pixel is previously calculated and a voltage corrected by that lowering amount is impressed to each pixel.

COPYRIGHT: (C)1999,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-202298

(43) 公開日 平成11年(1999)7月30日

(51) Int.Cl.⁶

識別記号
560

F I
G.0.2.E 1/133

560

(21) 出願番号 特願平10-6977

(22) 出願日 平成10年(1998)1月16日

(71) 出願人 0000006079

ミノルタ株式会社
大阪府大阪市中央区安土町二丁目 3番13号
大阪国際ビル

(72) 発明者 山川 英二
大阪府大阪市中央区安土町二丁目3番13号
大阪国際ビル ミルク株式会社

(72)発明者 小林 信幸
大阪府大阪市中央区安土町二丁目3番13号
大阪国際ビル ベルク株式会社内

人蔵國際

大阪府大阪市中央区安土町二丁目3番13号
大阪国際ビル ミノルタ株式会社内

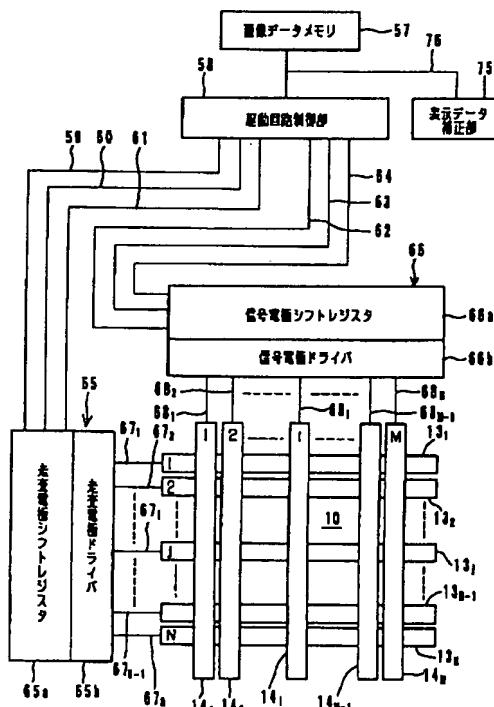
(74) 代理人 弁理士 森下 武一

(54) 【発明の名称】 液晶表示素子の駆動方法

(57) 【要約】

【課題】 クロストークの影響を排除して均一な濃度で表示することができる液晶表示素子の駆動方法を得る。

【解決手段】 メモリ性を有する液晶にマトリクス状に配置した走査電極 131～13N及び信号電極 141～14Mを通じてパルス電圧を印加し、表示状態を切り換える。各画素に所定濃度に対応した電圧が印加された後に引き続き印加される電圧のクロストークによる濃度の低下量を予め計算し、その低下量分を補正した電圧を各画素に印加する。



【特許請求の範囲】

【請求項 1】 メモリ性を示す液晶にマトリクス電極を通じてパルス電圧を印加することで表示状態を切り換える液晶表示素子の駆動方法において、各画素に所定濃度に対応した電圧が印加された後に引き続き印加される電圧のクロストークによる濃度の低下量を予め計算し、その低下量分を補正した電圧を各画素に印加すること、を特徴とする液晶表示素子の駆動方法。

【請求項 2】 所定濃度に対応した電圧は複数のパルスであることを特徴とする請求項 1 記載の液晶表示素子の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶表示素子の駆動方法、詳しくは、表面に電極を備えた 2 枚の基板の間に液晶を挟み、電極に印加した電圧で液晶の状態を変化させて表示を行う液晶表示素子、特に、コレステリック相を示す液晶を用いたマトリクス駆動の双安定型液晶表示素子の駆動方法に関する。

【0002】

【従来の技術】 2 枚の基板間にコレステリック液晶又はカイラルネマティック液晶等のコレステリック相を示す液晶と樹脂材料との複合膜を挟持した液晶表示素子では、基板内に設けられた電極間に高い電圧パルスを印加すると、液晶がプレーナ状態になり、低い電圧パルスを印加するとフォーカルコニック状態になることが知られている。そして、それぞれの状態は外部から電界を加えることなくその状態を長時間に渡り維持する。

【0003】 プレーナ状態の螺旋ピッチを P 、液晶の平均屈折率を N とすると、プレーナ状態では波長 $\lambda = P \cdot N$ の光が選択的に反射される。フォーカルコニック状態では光は弱い散乱を受ける程度でほとんど透明状態になる。基板の裏面に可視光線を吸収する部材を設け、前記の特性を利用することで、選択反射状態と透過状態とを切り換えて反射型表示を行う液晶表示素子が提案されている。

【0004】 このような液晶表示素子において、液晶の選択反射波長を赤外光域に設定すると、プレーナ状態では選択反射波長である赤外光線のみ反射されて可視光線は透過する。フォーカルコニック状態では可視光線は散乱されて透過しにくくなる。従って、この特性を利用して白黒表示を行うことが可能である。

【0005】 また、ツイストネマティック液晶、スーパーツイストネマティック液晶等では、駆動電圧の実効値に応じて液晶の状態が変化する。従って、画素数が多くなった場合には単純マトリクス駆動では表示コントラストが十分取れなくなってしまう。しかし、コレステリック相を示す液晶では、前述のように表示状態にメモリ性があるため、単純マトリクス駆動により多画素の駆動を

行うことができる。単純マトリクスによる駆動については米国特許第 5251048 号明細書に開示されている。

【0006】

【発明が解決しようとする課題】 米国特許第 5251048 号明細書に開示された単純マトリクス駆動の方法は、複数の走査電極と信号（セグメント）電極を備え、走査電極の一つだけに電圧を加えて書き込むべき走査電極を選択し、信号電極には表示すべきデータに対応した電圧を加えて、走査電極の電圧と信号電極の電圧との差で、プレーナ状態又はフォーカルコニック状態として画像を書き込む。このとき液晶をプレーナ状態にするためには、信号電極に走査電極の電圧との差が液晶をプレーナ状態にするのに十分な電圧を加える。また、液晶をフォーカルコニック状態にするためには、信号電極に走査電極の電圧との差が液晶をプレーナ状態にする電圧よりも低い電圧を加える。但し、いずれの場合にも、信号電極に加える電圧は、既に書き込まれた他の画素の液晶の状態を乱すことのないよう、十分に低い電圧でなければならない。本明細書では、以下、信号電圧が一旦書き込まれた画素に及ぼす影響をクロストークとして取り扱う。

【0007】 しかし、信号電極電圧として十分に低い電圧を設定したつもりでも、画素数が多い表示素子では、信号電極電圧によるクロストークの影響は無視できず、表示パネルの走査の始めの方の画素と、走査の終わりの方の画素では、濃度差が発生する。つまり、このような液晶表示素子では、表示メモリ性を利用しているために、書き込み動作が一度行われた後は、表示データに変化があるまでは次の書き込みが行われない。従って、表示素子の最初の方の走査ラインに対応する画素は、それ以降に書き込まれる多くの画素のクロストークの影響を受けるが、最後の方の走査ラインに対応する画素はそれ以降に書き込まれる画素が少ないため、クロストークの量は少ない。例えば、表示素子の全画素にプレーナ状態を書き込んだとして、最初の走査ラインの画素は、プレーナ状態が書き込まれた後に、それ以降の走査ラインの書き込み時に加えられる信号電極電圧が全てクロストークになる。しかし、最後の走査ラインの画素は、データが書き込まれた後には、次の走査が開始されるまで電圧が加えられることがないのでクロストークは全くない。

【0008】 そこで、本発明の目的は、クロストークの影響を排除して均一な濃度で表示することのできる液晶表示素子の駆動方法を提供することにある。

【0009】

【課題を解決するための手段】 以上の目的を達成するため、本発明は、メモリ性を示す液晶にマトリクス電極を通じてパルス電圧を印加することで表示状態を切り換える液晶表示素子の駆動方法において、各画素に所定濃度に対応した電圧が印加された後に引き続き印加される電

圧のクロストークによる濃度の低下量を予め計算し、その低下量分を補正した電圧を各画素に印加するようにした。

【0010】

【作用及び効果】本発明においては、各画素の受けるクロストークの量を表示データから予め計算すると共に、クロストークの量を補正した信号電極電圧を計算し、クロストークを受けた後の表示状態が均一になるように液晶を駆動する。

【0011】即ち、本発明によれば、それぞれの画素の書き込みを行う信号電極電圧として、各画素が表示用の電圧を印加された後に引き続いて印加されるクロストークの量を予め補正した電圧を用いて駆動するため、クロストークによる画像の劣化のない均一な表示を行うことができる。

【0012】

【発明の実施の形態】以下、本発明に係る液晶表示素子の駆動方法の実施形態について添付図面を参照して説明する。

【0013】(液晶表示素子の構成) 図1に本発明が適用される液晶表示素子10を示し、図2にその駆動回路を示す。この液晶表示素子10は、図2に示すように、M列とN行からなる画素数M×Nの単純マトリクス駆動の表示パネルとして構成されている。

【0014】11、12は厚さ120μmのポリカーボネートからなるフィルム基板で、それぞれの表面にはITO(Indium Tin Oxide)透明電極13、14が所定のパターンで蒸着されている。電極13は走査電極、電極14は信号電極である。15は直径10μmの樹脂製スペーサである。16は樹脂、17は液晶ドロップレットで、両者は液晶・樹脂複合膜18を形成している。19は黒色塗料の可視光吸收層である。

【0015】液晶材料としては、ネマティック液晶MN1000XX(チツソ社製)に室温でコレステリック相を示させるためにカイラルドーパントS-811(メルク社製)を43wt%配合した材料を用いている。樹脂材料としては、光重合開始剤DAROCUR1173(チバガイギー社製)を3wt%加えた二官能アクリレートR712(日本化薬社製)を用いている。この液晶材料と樹脂材料とを重量比80:20の割合で混合した。液晶・樹脂複合膜18は液晶材料と樹脂材料をよく混合した後、スペーサ15を塗布した基板12に滴下し、基板11を上から被せて十分に密着させた後に、紫外線を照射して樹脂材料を重合させる。

【0016】(駆動電圧) 図3は、本実施形態で用いられる基本の駆動波形で、横軸が時間、縦軸が電圧である。パルス電圧80をイニシャライズパルスと称し、81、82をそれぞれ第1書き込みパルス、第2書き込みパルス、両方を総称して書き込みパルスと称する。イニシャライズパルス80の電圧Vthは液晶をホメオトロピック状

態にするのに十分な電圧である。液晶表示素子10のある画素にイニシャライズパルス80を印加すると、その高電圧部分で液晶はホメオトロピック状態になり、イニシャライズパルス80が立ち下がって印加電圧が0になると、液晶はホメオトロピック状態からプレーナ状態へ向かって変化していく。そして、完全なプレーナ状態へ落ち付く前に書き込みパルス81、82を印加すると、そのパルス電圧の大きさにより、電圧が大きいときはプレーナ状態に、電圧が小さいときはフォーカルコニック状態になって安定する。液晶はプレーナ状態では選択的に特定波長の光を反射し、フォーカルコニック状態では透過状態になって低い反射率を示す。

【0017】図4は、液晶表示素子10のある画素が図3に示した波形で駆動されたときの駆動電圧と反射率の関係を示す。横軸は書き込みパルス電圧であって書き込みパルス81、82の電圧を示し、縦軸は書き込みパルス81、82を印加した後の液晶の反射率を示す。書き込みパルス電圧がVthのとき、反射率はT1で最大値になっており、それ以上電圧を上げても反射率は飽和する。書き込みパルス電圧がVfcのとき、反射率はT2で最低になる。書き込みパルス電圧をVthからVfcの間の値にすれば反射率をT1からT2の間の任意の値を設定することができる。

【0018】図5は、電極13、14及び液晶に印加される電圧波形を示す。図5中、走査電極電圧はある走査電極13に印加される電圧波形を示す。信号電極電圧はある信号電極14に印加される電圧を示す。液晶電圧は液晶に印加される電圧で、走査電極電圧と信号電極電圧との差の電圧が印加されることになる。走査電極電圧は電圧Vthのパルス電圧であり、N本の走査電極13のうち書き込みを行う画素に対応した1本だけに印加される。信号電極電圧は走査電極電圧の2番目と3番目のパルスに同期したパルス電圧であり、電圧Vcは書き込みたい液晶の反射率に応じて0からVth-Vfcの値をとる。従って、液晶には、図5の最下段に示すようにイニシャライズパルスとしてVthのパルス電圧、書き込み電圧としてVwのパルス電圧が印加される。ここでパルス電圧VwはVthからVfc間の値をとる。

【0019】図2に示す駆動回路において、液晶表示素子10は説明のために電極部分のみ図示してある。液晶表示素子10は縦N画素、横M画素、合計N×M画素の液晶パネルとして構成される。電極131、132、…、13j、…、13Nは走査電極、141、142、…、14i、…、14Mは信号電極である。

【0020】57は画像データメモリで、液晶表示素子10に表示させる画像表示データが1画素当たり8ビットのデータとして格納されている。画像データメモリ57へのデータの書き込み方法は周知であり、その説明は省略する。例えば、本液晶表示素子10がコンピュータの表示装置として用いられる場合には、画像データメモ

リ57はコンピュータのVRAMに相当する。

【0021】58は駆動回路制御部で、画像データメモリ57の表示データから信号電極駆動回路66のデータへのデータ変換、走査電極駆動回路65及び信号電極駆動回路66の制御を行う。75は表示データ補正部で、クロストークの補正、つまり画像データメモリ57の表示データを元に、クロストークの量を予め計算し、それを補正した表示データの作成を行う。

【0022】76はバスで、画像データメモリ57、駆動回路制御部58、データ補正部75の間で表示データの転送、制御部58への制御信号等が送られる。59は信号線で、駆動回路制御部58から走査電極駆動回路65へ走査電極データを送る。60はストローブ信号を送るための信号線、61はクロックを送るための信号線である。信号線671, 672, …, 67j, …, 67Nは、それぞれ走査電極131, 132, …, 13j, …, 13Nに走査電極電圧を供給するための信号線である。

【0023】走査電極駆動回路65はシフトレジスタ65aとドライバ65bとからなる。走査電極シフトレジスタ65aは1ビットN段に構成され、信号線59から転送されてくるデータを信号線61から転送されてくるクロックに同期してシフトして行く。走査電極ドライバ65bは信号線60から転送されてくるストローブ信号に同期して、シフトレジスタ65aのデータを電圧Vthにレベル変換し、信号線671, 672, …, 67j, 67Nに出力する。

【0024】64は信号線で、駆動回路制御部58から信号電極駆動回路66へ信号電極データを送る。63はストローブ信号を送るための信号線、62はクロックを送るための信号線である。信号線681, 682, …, 68j, …, 68Mは、それぞれ信号電極141, 142, …, 14j, …, 14Mに信号電極電圧を供給するための信号線である。

【0025】信号電極駆動回路66はシフトレジスタ66aとドライバ66bとからなる。信号電極シフトレジスタ66aは8ビットM段に構成され、信号線62から転送されてくるデータを信号線64から転送されてくるクロックに同期してシフトして行く。信号電極ドライバ66bは信号線63から転送されてくるストローブ信号に同期して、シフトレジスタ66aのデータをデータに応じて電圧0(V)からVth-Vfc(V)の範囲にレベル交換し、信号線681, 682, …, 68j, …, 68Mに出力する。

【0026】(駆動動作) 図6に走査電極駆動回路65の信号波形を示す。図6中、データ、クロック、ストローブはそれぞれ信号線59, 61, 60を通じて駆動回路制御部58から送られてくる信号である。走査電極出力1, 2, 3, 4は信号線671, 672, 673, 674に出力される電圧である。駆動回路制御部58から信号線59を通じて送られたデータは、シフトレジスタ65

aをシフトして送られ、ストローブ信号に同期して走査電極13に順番に出力される。走査電極出力1, 2, 3, 4, …の電圧は、ドライバ65bによりVthにレベルシフトされている。

【0027】図7に信号電極駆動回路66の信号波形を示す。図7では走査電極13j, 13j+1が選択されているタイミング近傍の波形を示しており、信号電極14の電圧波形とのタイミングがわかりやすいように、走査電極13j及び13j+1の電圧波形も参考のため示してある。

【0028】図7中、データ、クロック、ストローブはそれぞれ信号線62, 64, 63を通じて駆動回路制御部58から送られてくる信号である。信号電極出力iは信号線68jに出力される電圧である。駆動回路制御部58から信号線62を通じて送られたデータは、シフトレジスタ66aをシフトして送られ、ストローブ信号に同期して信号電極14に出力される。駆動回路制御部58から送られてくるデータは1画素当たり8ビットのデータであり、信号電極14の走査1本当りM×8ビットのデータ量であり、それをシフトするためのクロックのパルス数もM×8個になっている。信号電極出力iの電圧は、ドライバ66bによりシフトレジスタ66a内に8ビットデータに応じて0(V)からVth-Vfc(V)に変換されている。

【0029】図6、図7に示す信号が各電極13, 14に印加されることにより、液晶表示素子10の各画素のうち走査電極13にパルス電圧が印加されて選択された画素には、前述した走査電極出力と信号電極出力の差の電圧が印加されて書き込みが行われる。走査電極13にパルス電圧が印加されなかった画素には信号電極14の電圧のみが印加され、クロストークとなる。

【0030】(クロストーク) 次に、クロストークについて説明する。図8は液晶表示素子10の1画面分の書き込み時にj番目の走査電極13j, i番目の信号電極14j, 及び画素(i, j)に印加される電圧を示す。図8中、走査電極13j電圧はj番目の走査電極13jに印加される電圧、信号電極14j電圧はi番目の信号電極14jに印加される電圧、画素(i, j)電圧は画素(i, j)に印加される電圧を示している。走査電極13j電圧及び画素(i, j)電圧の電圧波形に付けられた1, 2, …, Nの番号は走査電極13の番号を示し、そのパルスがどの走査電極13の書き込み時に印加されたものであるかを示している。画素(i, j)電圧は1画面表示期間に画素(i, j)に印加される全ての電圧を示しているが、このうち書き込みに用いられるのは、jのパルスであって、それ以外の1からj-1, j+1からNのパルスは書き込みに無関係なパルスである。1からj-1のパルスは画素(i, j)への書き込み前に印加されるパルスであるから、書き込み後の表示データに関する影響も与えないため、j+1からNの書き込み

みパルスをクロストークとして扱う。

【0031】画素への書き込み後にその画素が受けるクロストークパルスの回数は、1ライン分の書き込みに用いる信号電極14へのパルス2個を1回と数えて、表示パネルの第j行の画素の受けるクロストークの回数はN-j回である。また、信号電極14に印加するパルスの電圧は表示するデータに応じて0からVfcまで変化する。このようにそれぞれの画素が受けるクロストークはその画素の位置によって回数が異なり、また表示データによって電圧が異なる。

【0032】本実施形態では、各画素の表示濃度を均一にするため、データ書き込み後に受けるクロストークの影響を予め見積り、クロストークを受けた後の表示濃度が均一になるように、補正したデータを書き込むことにより、均一な表示濃度を実現している。この補正したデータの算出は表示データ補正部75(図2参照)で行っている。

【0033】(補正計算)以下、クロストークによる表示画像の劣化を補正するための補正值の計算方法を説明

$$\begin{aligned}
 T(j+1) &= Ts(i, j) \cdot [1 - a[Ts, v(j+1)]] \\
 T(j+2) &= T(j+1) \cdot [1 - a[T(j+1), v(j+2)]] \\
 &\dots \\
 &\dots \\
 &\dots \\
 Tc(i, j) &= \\
 T(N) &= T(N-1) \cdot [1 - a[T(N-1), v(N)]] \\
 &\dots \quad (1)
 \end{aligned}$$

【0035】従って、予め画素(i, j)に、

【0036】 $T = Ts(i, j) \cdot [Ts(i, j) / Tc(i, j)]$

【0037】の反射率を書き込んでおけば、クロストークを受けた後に画素の反射率はTsになる。そこで、 T

$$CMP(i, j) = Ts(i, j) / Tc(i, j) \quad \dots \quad (2)$$

【0039】次に、補正值の計算方法を説明する。図9に表示データ補正部75のブロックダイアグラムを示す。90はCPUで、補正值の計算及び画像データメモリ57、駆動回路制御部58との信号の入出力を行う。92はメモリで、CPU90の計算プログラム及びクロストークによる反射率の低下率 $a(t, v)$ が記憶されている。91はCPU90とメモリ92を結ぶバスである。低下率 $a(t, v)$ は既に説明したように反射率 t 及びクロストーク電圧 v の関数であり、メモリ92内には反射率 t 及びクロストーク電圧 v の各値に対するテーブルとして記憶されている。

【0040】図10にクロストークによる液晶の反射率の低下の具合を示す。縦軸は液晶の反射率で、横軸はクロストークの回数である。T1, T2は図4における反射率の最大値及び最小値である。クロストーク電圧は10V及び20Vの場合のデータを示してある。図10から明らかなように、グラフの曲線は全て右下がりになつて

する。クロストークの回数は一つの走査電極13が選択されているときに信号電極14に印加される2個のパルスで1回と数える。図8で画素(i, j)は液晶電圧のj番目のパルスで書き込みが行われるので、1番目～j-1番目のパルス群は、画素(i, j)に対してはクロストークにならない。クロストークなるのはj+1～N番目のパルスである。クロストークパルスによる液晶の反射率の低下率は、クロストーク電圧及び液晶の反射率によって異なる。反射率 t の画素に電圧 v のクロストーク電圧が印加されたときの液晶の反射率の低下率を $a(t, v)$ とする。いま、画素(i, j)に反射率 $Ts(i, j)$ の書き込みを行った後、j+1からN番目のクロストーク電圧を受けたときの画素(i, j)の反射率 $Tc(i, j)$ は、j+1からN番目のクロストークパルスの電圧を $v(i+1)$ から $v(N)$ 、それぞれのクロストーク電圧を受けた直後の反射率を $T(j+1)$ から $T(N)$ として、以下の式(1)で計算することができる。

【0034】

$s(i, j) / Tc(i, j)$ を画素(i, j)のクロストーク補正值 $CMP(i, j)$ と称し、以下の式(2)で表される。

【0038】

おり、クロストーク回数が多くなると反射率が低下していくのがわかる。クロストーク電圧の大きさについてみれば、電圧20Vの方が10Vに比べて反射率の低下が大きいのがわかる。反射率がT2のときはクロストークを受けても反射率は変化しない。

【0041】画像データメモリ57内の表示データを $T(i, j)$ とする。画像データメモリ57のデータ長を1バイトとすると、 $T(i, j)$ は0から255までの整数の値をとる。表示データ補正部75は、まず式(1)、式(2)を用いて全画素に対する補正值 $CMP(i, j)$ を計算する。これを用いて全表示データ $T(i, j)$ を $CMP(i, j)$ 倍して、表示データ $T(i, j)$ を作り直す。しかし、表示データ $T(i, j)$ の中には1バイトで表現できる最大の値255を越えるものが出てくる場合がある。その場合の、 $T(i, j)$ の中の最大値 T_{max} と1バイトで表現できる最大の値255とを比較する。ここで $T_{max} \leq 255$ なら補正

された表示データ $T(i, j)$ を元に表示パネルに表示を行う。 $T_{max} > T1$ の場合には全表示データ $T(i, j)$ に次式 (3) の計算を行って、全表示データが 0 か

$$T(i, j) = T(i, j) / T_{max} \times 255 \quad \dots (3)$$

【0043】なお、本実施形態では以上のようにして求められた表示データ $T(i, j)$ を用いて液晶表示素子 10 を駆動しているが、表示データ $T(i, j)$ を修正することによって液晶への書き込み電圧が変化するためクロストークの量も変化する。従って、修正された表示データ $T(i, j)$ を用いて補正計算を繰り返した方が精度の高い表示を行うことができる。しかし、実際には一度の補正計算で十分な画質の改善を図ることができ、補正計算を繰り返すには余分な時間も必要になるので、本実施形態では補正計算の繰り返しはしていない。

$$T = [(T1 - T2) / 255] \times a + T2 \quad \dots (4)$$

【0046】液晶表示素子 10 の画素数を縦 480 画素、横 640 画素とする。図 15 に液晶表示素子 10 の表示画面を示す。左上角の画素が画素 (1, 1)、左下角が画素 (1, 480)、右上角が画素 (640, 1)、右下角が画素 (640, 480) である。

【0047】画素 (1, 1) の反射率を $T_m = (T1 - T2) / 2$ 、画素 (1, 2) から画素 (1, 480) までの反射率を $T2$ 、画素 (2, 1) の反射率を $T_m = (T1 - T2) / 2$ 、画素 (2, 480) の反射率を $T1$ 、それ以外の画素の反射率を $T2$ として説明する。

【0048】図 11 から、この液晶のイニシャライズパルスの電圧 V_{th} は 70 (V)、表示データ 255 (反射率 $T1$) を書き込むときのパルスの電圧は 70 (V)、表示データ 0 (反射率 $T2$) の書き込みパルス電圧は 50 (V)、表示データ 128 (反射率 T_m) の書き込み電圧は 60 (V) である。

【0049】図 12 (A), (B) に比較のために従来の駆動方法による各画素への印加電圧を示す。図 12 (A) には画素 (1, 1) に印加される電圧の波形を示す。パルス 104 はイニシャライズパルスで、パルス 105 は書き込みパルスである。書き込みに必要なパルスはこの 3 個のパルスだけで、それ以降に印加されるパルス 106 はクロストークである。クロストークの回数は画素 (1, 2) から画素 (1, 480) までの分であるから 479 回である。

【0050】図 12 (B) には画素 (2, 1) に印加される電圧の波形を示す。パルス 104 はイニシャライズパルスで、パルス 105 は書き込みパルスである。この 3 個のパルスは画素 (1, 1) への書き込みパルスと全く同じである。しかし、それ以降はクロストークパルスは全くない。それは、画素 (2, 2) から画素 (2, 480) の表示データの値が 255 (反射率 $T1$) だからである。

【0051】図 16 に従来の方法で駆動された液晶表示素子 10 の表示画面を示す。画素 (1, 1)、(2,

255) の表示範囲にはいるようにデータを修正する。【0042】

$$T(i, j) = T(i, j) / T_{max} \times 255 \quad \dots (3)$$

補正計算の繰り返しを打ち切る場合、255 を越えた表示データは 255 でカットする。

【0044】以上説明した補正方法を具体的な例を用いて説明する。図 11 に本実施形態で用いる液晶の書き込み特性を示す。反射率 T は反射率 $T1$ から $T2$ までの値を取る。表示データ a を整数 0 から 255 の値を取る 8 ビットのデータとすると、反射率 T と表示データ a との関係は、次式 (4) で示される。

【0045】

1) には本来同じ反射率 T_m のデータを表示したいのであるが、前述したように画素 (1, 1) はクロストークを受け反射率が低下してしまい、画素 (1, 1) と画素 (2, 1) の反射率が異なってしまう。画素 (1, 1) の反射率は、図 13 によると、画素 (1, 1) は 20 (V) のクロストークを 479 回受けるので反射率は T_m' になってしまうのがわかる。図 13 はこの例で用いた液晶のクロストークによる反射率の低下を示すものである。

【0052】本実施形態はこのクロストークによる反射率の低下分を予め予測して、クロストークを受けた後に表示すべき反射率になるように書き込みデータに補正を加えるものである。

【0053】(書き込みの具体例) 以下、本実施形態の駆動方法による書き込みの例を示す。まず、既に説明した方法で表示データを補正するのであるが、この例ではクロストークを受ける画素は画素 (1, 1) だけであるから、そのデータだけが補正の対象になる。画素 (1, 1) の表示データは 128 であり、これに対応する反射率はクロストークを受けないときに T_m である。これがクロストークにより反射率 T_m' に低下するものであるから画素 (1, 1) に書き込むデータを $128 \times (T_m / T_m')$ に補正しておく。図 13 から T_m / T_m' は 1.6 であるから画素 (1, 1) の表示データ 128 は、 $128 \times 1.6 = 205$ に補正される。

【0054】表示データ 205 に対応する反射率を、 $T_c = (T1 - T2) / 255 \times 205 + T2$ として図 13 に示す。表示データ 205 (反射率 T_c) に対応する書き込み電圧は図 11 から 63 (V) である。図 14 (A), (B) に本実施形態による駆動方法による画素への印加電圧を示す。

【0055】図 14 (A) には画素 (1, 1) に印加される電圧の波形を示す。パルス 104 はイニシャライズパルスで、パルス 105 は書き込みパルスである。従来の方法 (図 12 (A) 参照) では書き込みパルス電圧は 6

0 (V) であったが、本実施形態では 6 3 (V) になっている。画素の書き込みに必要なパルスはこの 3 個のパルスだけで、それ以降に印加されるパルス 106 はクロストークである。クロストークの回数は画素 (1, 2) から画素 (1, 480) までの分であるから 479 回である。

【0056】図 14 (B) には画素 (2, 1) に印加される電圧の波形を示す。パルス 104 はイニシヤライズパルスで、パルス 105 は書き込みパルスである。この 3 個のパルスは画素 (1, 1) への書き込みパルスと全く同じである。しかし、それ以降はクロストークパルスは全くない。それは、画素 (2, 2) から画素 (2, 480) の表示データが 255 (反射率 T1) だからである。

【0057】このとき画素 (1, 1) が受けたクロストークを見てみると電圧 20V のクロストークが 479 回である。従って、図 13 から画素 (1, 1) の反射率は $T_{C'}$ まで低下することがわかる。ここで画素 (1, 1) と (2, 1) の反射率を比べると、それぞれ $T_{C'}$ 、 T_m となり、図 13 から明らかなように非常に近い値になっている。図 17 に本実施形態により駆動された液晶表示素子 10 の表示画面を示す。画素 (1, 1) 、 (2, 1) の反射率はほぼ同じになっている。

【0058】(液晶表示素子の製造方法) ここで液晶表示素子の製造方法について、前記以外の例を示す。前記実施形態で用いた電極付き基板 11, 12 には基板と樹脂との接着性を向上させるための処理は何も施されていないが、次のように接着性を向上させるための処理工程を含んだ液晶表示素子の製造方法を採用することができる。

【0059】まず、複合膜を挟むための電極付きポリカーボネート基板を用意し、電極を所定の形状にパターニングする。続いて、パターニングされた基板の表面を Ar プラズマで約 30 分処理する。プラズマ処理された 2 枚の基板間に、室温でコレスティック相を示すように、前記液晶材料 MN 1000XX に前記カイラル材料 S-811 を所定量混合したものと、モノマー材料であるアクリレートと光重合開始剤を含む混合物を、樹脂製スペーサと共に迅速に挟持する。これに赤外線を照射して相分離させて複合膜を形成する。

【0060】この方法により作成した液晶表示素子は、前記実施形態の液晶表示素子と比べて複合膜と基板との接着性が良好である。Ar プラズマが衝突した基板表面、特に、電極のない部分に空気中の酸素・窒素等の極性基が結合したため、表面の濡れ性が上がり、接着性が向上したものと思われる。基板としてはポリカーボネート以外にも、ガラス、PET 等でも同様の効果が得られる。また、本製造方法ではプラズマ処理に用いるガスとして Ar を用いたが、プラズマ処理に用いられる他のガス、例えば、酸素、水素、窒素等任意のものを用いるこ

とができる。

【0061】基板と樹脂の接着性を向上させる方法を含む液晶表示素子の製造方法としては次の方法でもよい。まず、複合膜を挟むための電極付きのポリカーボネート基板を用意し、電極を所定の形状にパターニングする。続いて、パターニングされた基板の表面にエキシマレーザーを約 30 分照射する。エキシマ処理された 2 枚の基板間に、室温でコレスティック相を示すように、前記液晶材料 MN 1000XX に前記カイラル材料 S-811 を所定量混合したものと、モノマー材料であるアクリレートと光重合開始剤を含む混合物を、樹脂製スペーサと共に迅速に挟持する。これに紫外線を照射して相分離させて複合膜を形成する。

【0062】この方法により作成した液晶表示素子は、前記実施形態の液晶表示素子と比べて複合膜と基板との接着性が良好である。これは、エキシマ処理された基板表面、特に、電極のない部分に空気中の酸素・窒素等の極性基が結合したため、表面の濡れ性が上がり、接着性が向上したためである。基板としてはポリカーボネート以外にも、ガラス、PET 等でも同様の効果が得られる。

【0063】基板と樹脂の接着性を向上させる方法を含む液晶表示素子の製造方法としてはさらに、次の方法でもよい。まず、複合膜を挟むための電極付きのポリカーボネート基板を用意し、電極を所定の形状にパターニングする。続いて、パターニングされた基板の表面に紫外線を約 30 分照射する。紫外線照射処理された 2 枚の基板間に、室温でコレスティック相を示すように、前記液晶材料 MN 1000XX に前記カイラル材料 S-811 を所定量混合したものと、モノマー材料であるアクリレートと光重合開始剤を含む混合物を、樹脂製スペーサと共に迅速に挟持する。これに紫外線を照射して相分離させて複合膜を形成する。

【0064】この方法により作成した液晶表示素子は、前記実施形態の液晶表示素子と比べて複合膜と基板との接着性が良好である。紫外線照射処理された基板表面、特に、電極のない部分に空気中の酸素・窒素等の極性基が結合したため、表面の濡れ性が上がり、接着性が向上したものである。基板としてはポリカーボネート以外にも、ガラス、PET 等でも同様の効果が得られる。

【0065】(他の実施の形態) なお、本発明に係る液晶表示素子の駆動方法は前記実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。

【0066】例えば、前記実施形態では、データ補正部に専用の CPU 及びメモリを用いたが、本液晶表示素子をコンピュータ等の表示装置として用いる場合には、コンピュータ本体の CPU 及びメモリを用いてもよい。また、前記実施形態では、イニシヤライズパルスに続く書き込みパルスとして同じ電圧の二つのパルスを用いている。書き込みパルスの数は 1 個でも書き込みを行うことは

できるが、2個のパルスを用いて書き込みを行ったほうが書き込まれたフォーカルコニック状態の反射率が低くなるので、高いコントラストの表示を行うことができる。

【図面の簡単な説明】

【図1】本発明に係る駆動方法が適用される液晶表示素子を示す断面図。

【図2】本発明に係る駆動方法を実施するための駆動回路を示すブロック図。

【図3】基本的な駆動波形を示すチャート図。

【図4】駆動電圧と反射率の関係を示すグラフ。

【図5】電極及び液晶に印加される電圧波形を示すチャート図。

【図6】走査電極駆動回路の信号波形を示すチャート図。

【図7】信号電極駆動回路の信号波形を示すチャート図。

【図8】1画面分の書き込み時に、ある画素に印加される電圧波形を示すチャート図。

【図9】データ補正部を示すブロック図。

【図10】クロストークによる液晶の反射率の低下を示すグラフ。

【図11】液晶の書き込み特性を示すグラフ。

【図12】従来の方法で駆動したときの印加電圧を示すチャート図、(A)は画素(1, 1)への印加電圧を示し、(B)は画素(2, 1)への印加電圧を示す。

【図13】クロストークに対する液晶の特性を示すグラフ。

【図14】本発明の方法で駆動したときの印加電圧を示すチャート図、(A)は画素(1, 1)への印加電圧を示し、(B)は画素(2, 1)への印加電圧を示す。

【図15】液晶表示素子の表示画面を示す説明図。

【図16】従来の方法で駆動したときの液晶表示素子の表示画面を示す説明図。

【図17】本発明の方法で駆動したときの液晶表示素子の表示画面を示す説明図。

【符号の説明】

10…液晶表示素子

13…走査電極

14…信号電極

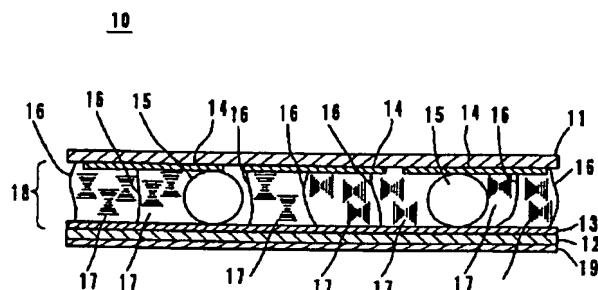
58…駆動回路制御部

75…表示データ補正部

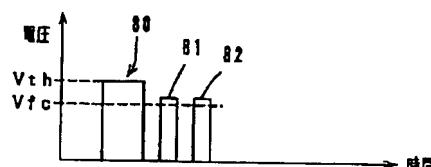
65(65a, 65b)…走査電極駆動回路

66(66a, 66b)…信号電極駆動回路

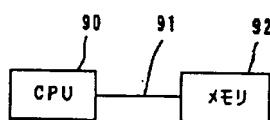
【図1】



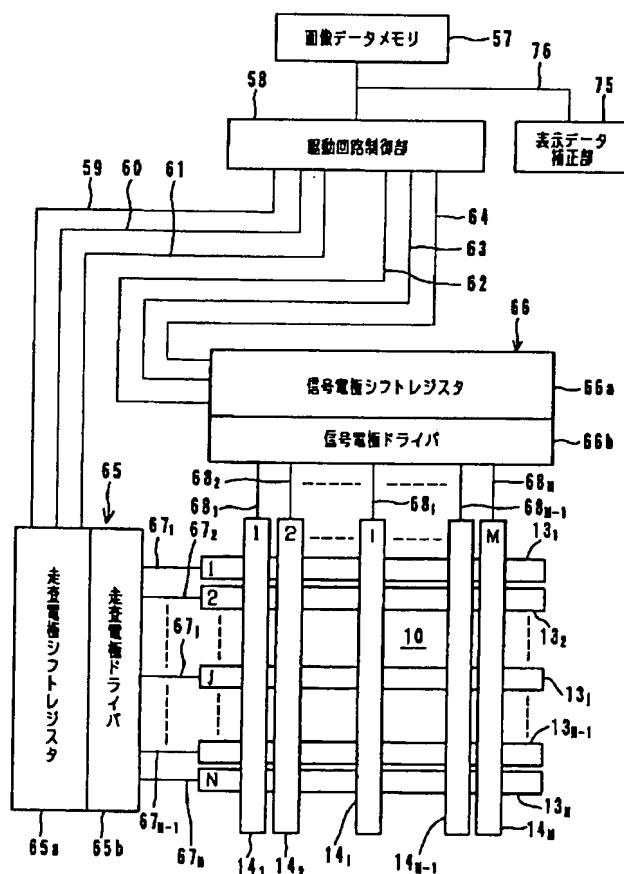
【図3】



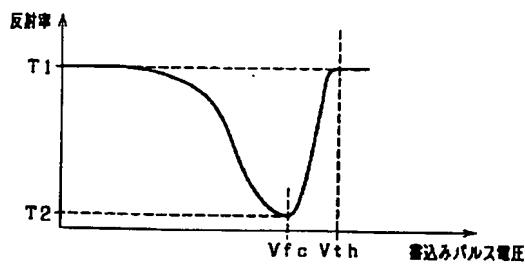
【図9】



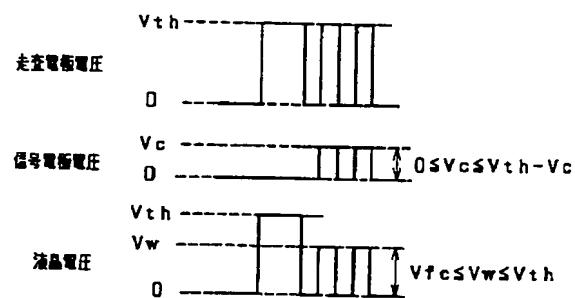
【図2】



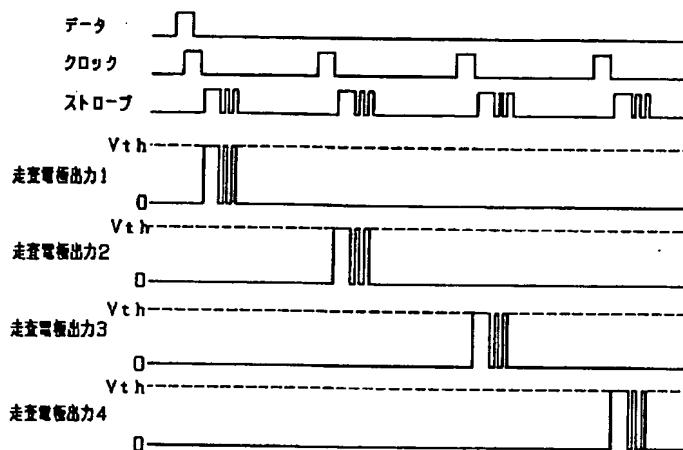
【図 4】



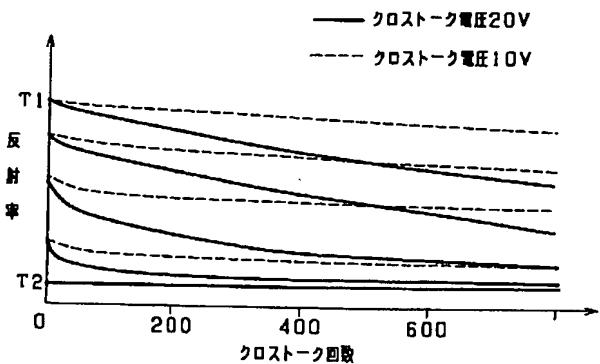
【図 5】



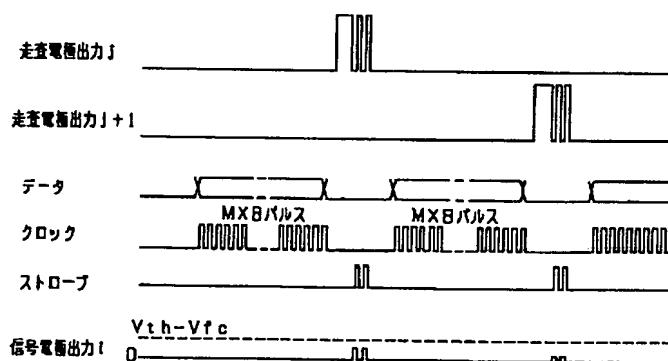
【図 6】



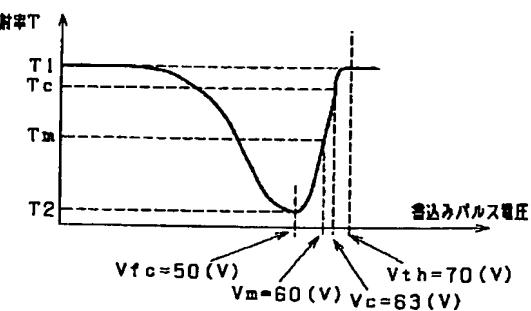
【図 10】



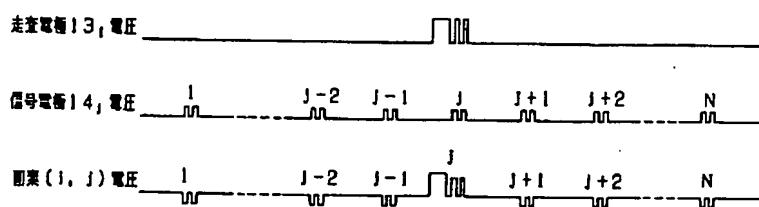
【図 7】



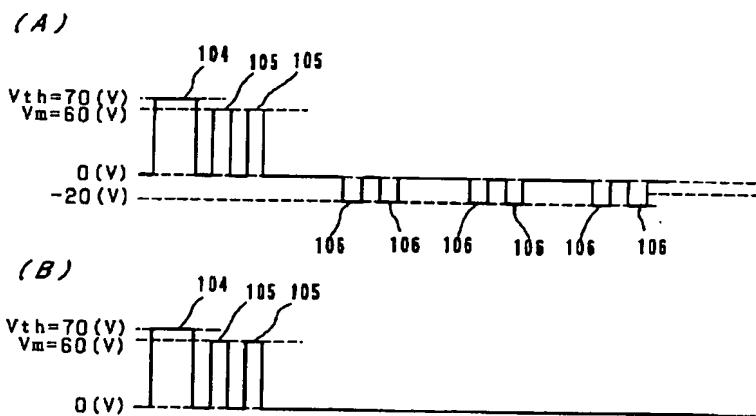
【図 11】



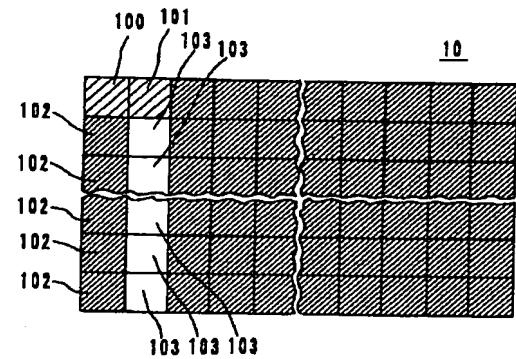
【図 8】



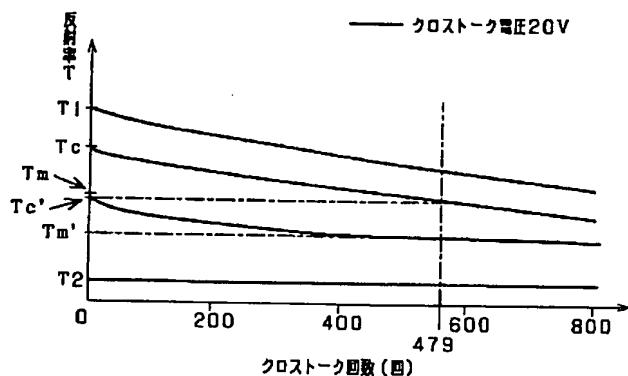
【図 12】



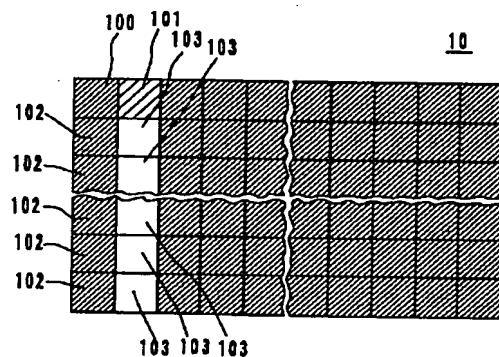
【図 15】



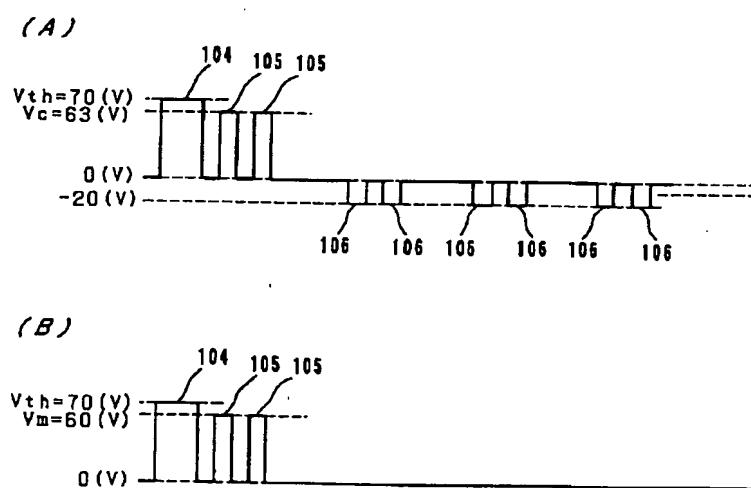
【図 13】



【図 16】



【図 14】



【図 17】

